

MANUAL DO ALUNO

# DISCIPLINA SISTEMAS DIGITAIS E ARQUITETURA DE COMPUTADORES

Módulos 1, 2, 3, 4 e 5

República Democrática de Timor-Leste  
Ministério da Educação



## FICHA TÉCNICA

### TÍTULO

MANUAL DO ALUNO - DISCIPLINA DE SISTEMAS DIGITAIS E ARQUITETURA

DE COMPUTADORES

Módulos 1 a 5

### AUTOR

BRUNO MORAIS

COLABORAÇÃO DAS EQUIPAS TÉCNICAS TIMORENSES DA DISCIPLINA

XXXXXX

COLABORAÇÃO TÉCNICA NA REVISÃO

### DESIGN E PAGINAÇÃO

UNDESIGN - JOAO PAULO VILHENA

EVOLUA.PT

### IMPRESSÃO E ACABAMENTO

XXXXXX

### ISBN

XXX - XXX - X - XXXXX - X

### TIRAGEM

XXXXXX EXEMPLARES

### COORDENAÇÃO GERAL DO PROJETO

MINISTÉRIO DA EDUCAÇÃO DE TIMOR-LESTE

2013



## Índice

<b>Sistemas de Numeração .....</b>	<b>11</b>
<b>Caraterização do Módulo.....</b>	<b>12</b>
Apresentação.....	12
Objetivos de aprendizagem .....	12
Âmbito de conteúdos .....	12
<b>Estrutura de um Sistema de Numeração .....</b>	<b>13</b>
<b>Sistema Decimal .....</b>	<b>14</b>
<b>Sistema Binário .....</b>	<b>16</b>
Binário a decimal .....	17
Decimal a Binário.....	17
Soma de números binários.....	18
Subtração de números binários.....	18
<b>Sistema Hexadecimal .....</b>	<b>20</b>
Hexadecimal a Decimal.....	20
Decimal a Hexadecimal.....	21
Binário-Hexadecimal e vice-versa .....	22
<b>Sistema Octal .....</b>	<b>23</b>
Octal a Decimal.....	23
Decimal a Octal.....	24
Binário-Octal e vice-versa .....	24
<b>Conversão por decomposição em potências de base .....</b>	<b>26</b>
Base N -> Decimal.....	26
<b>Conversão pela divisão pela base .....</b>	<b>27</b>
Decimal → Base .....	27
<b>Conversão de base B para B.....</b>	<b>29</b>
Binário → Hexadecimal, Binário → Octal.....	29



<b>Conversão de base <math>B^N</math> para B .....</b>	<b>30</b>
Hexadecimal → Binário, Octal → Binário.....	30
<b>Conversão de base <math>B^N</math> para <math>B^M</math>.....</b>	<b>31</b>
Hexadecimal ↔ Octal .....	31
<b>Números negativos.....</b>	<b>33</b>
<b>Bibliografia .....</b>	<b>35</b>
<b>Álgebra e Lógica .....</b>	<b>37</b>
<b>Caraterização do Módulo.....</b>	<b>38</b>
Apresentação.....	38
Objetivos de aprendizagem .....	38
Âmbito de conteúdos .....	38
<b>Portas Lógicas e Álgebra Booleana.....</b>	<b>40</b>
Constantes e variáveis booleanas.....	41
Tabelas de verdade .....	42
Operação OR com portas OR .....	43
Porta OR .....	44
Operação AND com portas AND .....	48
Porta AND .....	49
Operação NOT .....	51
Círcuito NOT (Inversor) .....	52
Resumo das Operações Booleanas.....	52
<b>Descrevendo Circuitos lógicos Algebricamente .....</b>	<b>53</b>
Circuitos Contendo Inversores.....	54
<b>Determinação do valor da saída de circuitos lógicos .....</b>	<b>56</b>
Determinação do nível da saída a partir de um diagrama.....	57
Implementação de circuitos a partir de expressões booleanas.....	58
<b>Portas NOR e portas NAND.....</b>	<b>60</b>
Porta NOR .....	60



Porta NAND .....	61
<b>Teoremas da Álgebra Booleana.....</b>	<b>64</b>
Teoremas com mais de uma Variável .....	65
<b>Teoremas de DeMorgan.....</b>	<b>68</b>
Implicações dos Teoremas de DeMorgan .....	70
<b>Universalidade das portas NAND e NOR .....</b>	<b>72</b>
<b>Circuitos XOR e XNOR.....</b>	<b>77</b>
XOR .....	77
X NOR .....	79
<b>Método do mapa de Karnaugh .....</b>	<b>82</b>
Formato do Mapa de Karnaugh.....	82
Agrupamento de Termos no Mapa.....	84
Agrupando Dois Termos (Pares) .....	85
Agrupando Quatro Termos (Quartetos).....	86
Agrupando Oito Termos (Octetos).....	88
Processo Completo de Simplificação .....	89
<b>Bibliografia .....</b>	<b>95</b>
<b>Circuitos Combinatórios .....</b>	<b>97</b>
<b>Caraterização do Módulo.....</b>	<b>98</b>
Apresentação.....	98
Objetivos de aprendizagem .....	98
Âmbito de conteúdos .....	98
<b>Descodificadores .....</b>	<b>100</b>
Habilitação de entradas.....	102
Descodificadores BCD para Decimal.....	105
Aplicações de Descodificadores.....	107
<b>Descodificadores/drivers BCD para 7 Segmentos .....</b>	<b>109</b>
Displays a LED de Cátodo Comum versus Ânodo Comum .....	111



<b>Displays de Cristal Líquido .....</b>	<b>112</b>
Como ativar um LCD .....	113
Tipos de LCDs.....	115
<b>Codificadores .....</b>	<b>117</b>
Codificadores de Prioridade .....	119
Codificador de Prioridade Decimal para BCD 74147 .....	119
<b>Multiplexers .....</b>	<b>121</b>
Multiplexer básico de duas entradas.....	122
Multiplexer de Quatro Entradas .....	123
Multiplexer de Oito Entradas.....	124
<b>Aplicações De Multiplexers.....</b>	<b>126</b>
Escolha de Dados.....	126
Conversão Paralelo-Série .....	128
Sequência de operações.....	129
Geração de funções lógicas .....	131
<b>Desmultiplexers.....</b>	<b>133</b>
Desmultiplexer de 1 para 8 Linhas.....	133
Desmultiplexer de Clock .....	136
Sistema de controlo de segurança.....	136
<b>Comparadores.....</b>	<b>138</b>
Entrada de dados.....	139
Saídas.....	139
Entradas em cascata .....	139
<b>Bibliografia .....</b>	<b>142</b>
<b>Circuitos Sequênciais .....</b>	<b>145</b>
<b>Caraterização do Módulo.....</b>	<b>146</b>
Apresentação.....	146
Objetivos de aprendizagem .....	146



Âmbito de conteúdos .....	147
<b>Circuitos Sequenciais.....</b>	<b>148</b>
<b>Latch com portas NAND.....</b>	<b>151</b>
SET do Latch (FF) .....	152
RESET do Latch (FF).....	152
SET e RESET Ativos Simultaneamente.....	153
Representações Alternativas .....	154
Terminologia .....	155
<b>Latch com portas NOR .....</b>	<b>157</b>
Estado do flip-flop quando a alimentação é ligada.....	159
<b>Estudo de casos em pesquisa de falhas.....</b>	<b>160</b>
<b>Sinais de CLOCK e Flip-Flops .....</b>	<b>162</b>
Flip-Flops com CLOCK .....	163
Tempos de Setup (Preparação) e Hold (Manutenção).....	164
<b>Flip-Flop S-C ou S-R com CLOCK .....</b>	<b>166</b>
Círculo interno de um Flip-Flop S-C (S-R) disparado por transição .....	168
<b>Flip-Flop J-K .....</b>	<b>170</b>
Círculo interno de um Flip-Flop J-K disparado por transição.....	172
<b>Flip-Flop tipo D .....</b>	<b>174</b>
Implementação de um Flip-Flop D .....	175
Transferência de dados em Paralelo .....	176
<b>Entradas Assíncronas.....</b>	<b>179</b>
Designações para as entradas Assíncronas.....	180
<b>Considerações sobre temporização em Flip-Flops .....</b>	<b>183</b>
Atrasos de propagação .....	183
Frequência máxima de CLOCK, fMAX .....	184
Tempos de duração em ALTO e BAIXO do Sinal de CLOCK .....	184
Largura dos pulsos Assíncronos.....	185



Tempos de transição do CLOCK .....	185
CIs Reais.....	185
<b>Divisão de Frequência e Contagem .....</b>	<b>187</b>
Operação de contagem .....	188
Diagrama de transição de estados.....	189
Módulo do Contador .....	190
<b>Dispositivos Schmitt-Trigger.....</b>	<b>192</b>
<b>Bibliografia .....</b>	<b>195</b>
<b>Introdução à Lógica Programável .....</b>	<b>197</b>
<b>Caraterização do Módulo.....</b>	<b>198</b>
Apresentação.....	198
Objetivos de aprendizagem.....	198
Âmbito de conteúdos .....	198
<b>Lógica programável / lógica tradicional.....</b>	<b>199</b>
Vantagens .....	199
Evolução de Sistemas de Hardware .....	199
<b>Dispositivo PAL.....</b>	<b>200</b>
Estrutura interna .....	200
Implementação de funções lógicas com PAL .....	201
PAL Comerciais.....	203
Arquitetura da PAL® combinatória 16L8 .....	203
Arquitetura de PAL® sequencial PAL16R8 .....	206
Arquitetura de PAL® sequencial ATF22V10.....	208
Arquitetura de PAL® sequencial ATF750C/CL.....	213
<b>Programação e teste de um circuito utilizando uma PAL .....</b>	<b>221</b>
Configuração da PAL® ATF22V10 usando CUPL .....	221
Configuração da PAL® ATF750C/CL usando CUPL .....	222
<b>Estrutura de um programa em PALASM .....</b>	<b>228</b>



Ficheiro de especificação.....	230
Segmento de declarações.....	231
Segmento de equações booleanas.....	232
Segmentos de máquina de estados e condições .....	233
Segmento de simulação.....	235
Exemplo de aplicação .....	237
Exercícios Propostos .....	247
<b>Bibliografia .....</b>	<b>249</b>



